

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-282548

(P2001-282548A)

(43) 公開日 平成13年10月12日 (2001.10.12)

(51) Int.Cl. ⁷	識別記号	F I	テ-コ-ト* (参考)
G 0 6 F 9/45		G 0 6 F 9/30	3 3 0 C 5 B 0 1 1
1/32		9/44	3 2 2 F 5 B 0 3 3
9/30	3 3 0	1/00	3 3 2 Z 5 B 0 8 1
H 0 4 B 7/26		H 0 4 B 7/26	X 5 K 0 3 4
H 0 4 L 29/00		H 0 4 L 13/00	T 5 K 0 6 7
審査請求 未請求 請求項の数10 O L (全 11 頁)			

(21) 出願番号 特願2000-92231 (P2000-92231)

(22) 出願日 平成12年3月29日 (2000.3.29)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 石川 利広

神奈川県横浜市港北区綱島東四丁目3番1号 松下通信工業株式会社内

(74) 代理人 100105050

弁理士 鷲田 公一

Fターム(参考) 5B011 DC06 EA08 EA10 LL12

5B033 BC02

5B081 CC24 CC30

5K034 AA15 EE03 FF02 FF13 TT04

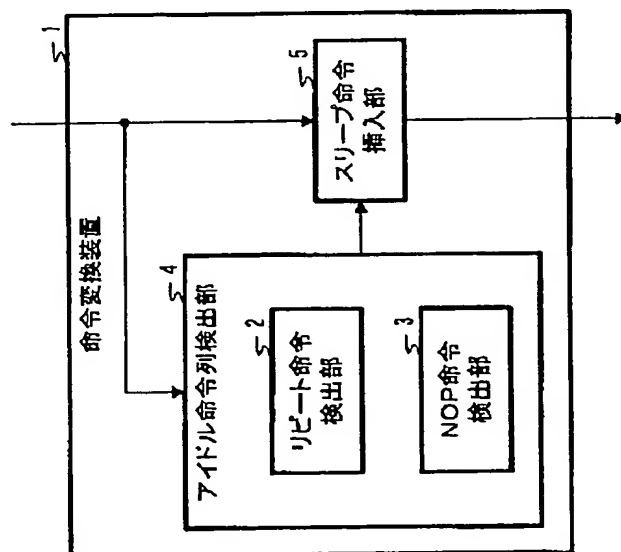
5K067 AA43 EE02 EE10 HH21 KK13

(54) 【発明の名称】 通信装置及びその方法

(57) 【要約】

【課題】 消費電力の削減及びソフトウェアの開発工数を削減することができる通信装置及びその方法を提供すること。

【解決手段】 アイドル命令列検出部4は、低消費電力モードに移行する命令を有するマイクロプロセッサの命令列に変換するため、実質的処理を何もしないアイドル命令列を検出する。スリープ命令挿入部5は、アイドル命令列と置き換えて低消費電力モードに移行する命令をアイドル命令列内に挿入する。このように、部品点数の削減により消費電力の低減及びソフトウェアの開発工数の削減ができるように構成したものである。



【特許請求の範囲】

【請求項1】 低消費電力モードに移行する命令を有するマイクロプロセッサと、前記マイクロプロセッサの命令列に変換するため、実質的处理を何もしないアイドル命令列を検出するアイドル命令列検出手段と、前記アイドル命令列と置き換えて前記低消費電力モードに移行する命令を前記アイドル命令列内に挿入する命令挿入手段と、を具備することを特徴とする通信装置。

【請求項2】 前記アイドル命令列検出手段は、一つの命令を繰り返して実行する命令を検出する第1命令検出手段と、実質的处理を何もしないアイドル命令列を検出する第2命令検出手段と、を具備することを特徴とする請求項1に記載の通信装置。

【請求項3】 前記アイドル命令列制御手段は、無条件分岐命令を検出する第3命令検出手段と、前記アイドル命令列の先頭アドレスを一時記憶するアドレス記憶手段と、前記アイドル命令列に続く命令が前記無条件分岐命令であると判断するとき、前記無条件分岐命令の分岐先アドレスと前記アドレス記憶手段に記憶されているアドレスと比較してアイドル命令であるか否かを判定する判定手段と、を具備することを特徴とする請求項1または請求項2に記載の通信装置。

【請求項4】 低消費電力モードに移行する命令を有するマイクロプロセッサと、前記マイクロプロセッサの命令列に変換するため、実質的处理を何もしないアイドル命令列を検出するアイドル命令列検出手段と、前記アイドル命令列と置き換えて前記低消費電力モードに移行する命令を前記アイドル命令列内に挿入する命令挿入手段と、を具備することを特徴とする基地局用通信装置。

【請求項5】 前記アイドル命令列検出手段は、一つの命令を繰り返して実行する命令を検出する第1命令検出手段と、実質的处理を何もしないアイドル命令列を検出する第2命令検出手段と、を具備することを特徴とする請求項4に記載の基地局用通信装置。

【請求項6】 前記アイドル命令列制御手段は、無条件分岐命令を検出する第3命令検出手段と、前記アイドル命令列の先頭アドレスを一時記憶するアドレス記憶手段と、前記アイドル命令列に続く命令が前記無条件分岐命令であると判断するとき、前記無条件分岐命令の分岐先アドレスと前記アドレス記憶手段に記憶されているアドレスと比較してアイドル命令であるか否かを判定する判定手段と、を具備することを特徴とする請求項4または請求項5に記載の基地局用通信装置。

【請求項7】 低消費電力モードに移行する命令を有するマイクロプロセッサと、前記マイクロプロセッサの命令列に変換するため、実質的处理を何もしないアイドル命令列を検出するアイドル命令列検出手段と、前記アイドル命令列と置き換えて前記低消費電力モードに移行する命令を前記アイドル命令列内に挿入する命令挿入手段と、を具備することを特徴とする移動局用通信装置。

【請求項8】 前記アイドル命令列検出手段は、一つの命令を繰り返して実行する命令を検出する第1命令検出手段と、実質的处理を何もしないアイドル命令列を検出する第2命令検出手段と、を具備することを特徴とする請求項4に記載の移動局用通信装置。

【請求項9】 前記アイドル命令列制御手段は、無条件分岐命令を検出する第3命令検出手段と、前記アイドル命令列の先頭アドレスを一時記憶するアドレス記憶手段と、前記アイドル命令列に続く命令が前記無条件分岐命令であると判断するとき、前記無条件分岐命令の分岐先アドレスと前記アドレス記憶手段に記憶されているアドレスと比較してアイドル命令であるか否かを判定する判定手段と、を具備することを特徴とする請求項7または請求項8に記載の移動局用通信装置。

【請求項10】 低消費電力モードに移行する命令を有する命令列に変換するため、一つの命令を繰り返して実行する命令を検出する工程と、実質的处理を何もしないアイドル命令列を検出する工程と、前記アイドル命令列と置き換えて前記低消費電力モードに移行する命令を前記アイドル命令列内に挿入する工程と、無条件分岐命令を検出する工程と、前記アイドル命令列の先頭アドレスを一時記憶する工程と、前記アイドル命令列に続く命令が前記無条件分岐命令であると判断するとき、前記無条件分岐命令の分岐先アドレスと記憶されているアドレスとを比較してアイドル命令であるか否かを判定する工程と、を具備することを特徴とする通信方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、符号分割多元接続(CDMA:Code Division Multiple Access)通信方式の通信装置及びその方法に関するものである。

【0002】

【従来の技術】近年、デジタル信号処理プロセッサ(以下、DSPと略称する)やマルチメディア処理機能を備えたマイクロプロセッサは、通信装置におけるデジタル化の動きに合わせて、通信装置等への機器組み込み型のマイクロプロセッサとして汎用されている。

【0003】携帯電話機などの通信装置では、小型軽量の電池で長時間動作することが要求されるため、特に低消費電力化の要望が高くなる。このため、低消費電力モードに切り換えるための命令や機能を備えたものが多い。このような例としては、特開平6-124150号公報(マイクロプロセッサの駆動制御装置)に開示されている装置がある。この装置によれば、マイクロプロセッサによる処理能力や処理速度を見掛け上、低下させずに不必要な消費電力を低減させるようにしてソフトウェア処理をしている。

【0004】

【発明が解決しようとする課題】しかしながら、従来の通信装置では、低消費モードへの切り換えをハードウェア

にのみ依存せず、ソフトウェアによる支援を受けることがあり、ソフトウェアの開発が新規の通信装置の製造に間に合わなくなることがある。

【0005】本発明はこのような実情に鑑みてなされたものであり、消費電力の削減及びソフトウェアの開発工数を削減することができる通信装置及びその方法を提供することを目的としている。

【0006】

【課題を解決するための手段】このような目的を達成するため本発明の通信装置は、低消費電力モードに移行する命令を有するマイクロプロセッサと、マイクロプロセッサの命令列に変換するため、実質的処理を何もしないアイドル命令列を検出するアイドル命令列検出手段と、アイドル命令列と置き換えて低消費電力モードに移行する命令を前記アイドル命令列内に挿入する命令挿入手段と、を具備するように構成するものである。

【0007】このように構成することにより、低消費電力モードに移行する命令を有するマイクロプロセッサの命令列に変換するため、実質的処理を何もしないアイドル命令列を検出し、アイドル命令列と置き換えて低消費電力モードに移行する命令をアイドル命令列内に挿入して、部品点数の削減により消費電力の低減及びソフトウェアの開発工数の削減ができるようにすることができる。

【0008】本発明の通信装置は、アイドル命令列検出手段に、一つの命令を繰り返して実行する命令を検出する第1命令検出手段と、実質的処理を何もしないアイドル命令列を検出する第2命令検出手段と、を具備するように構成することができる。

【0009】このように構成することにより、アイドル命令列の検出をするため、一つの命令を繰り返して実行する命令を検出し、実質的処理を何もしないアイドル命令列を検出して、部品点数を削減することにより消費電力の低減及びソフトウェアの開発工数の削減ができるようにすることができる。

【0010】本発明の通信装置は、アイドル命令列制御手段に、無条件分岐命令を検出する第3命令検出手段と、アイドル命令列の先頭アドレスを一時記憶するアドレス記憶手段と、アイドル命令列に続く命令が無条件分岐命令であると判断するとき、無条件分岐命令の分岐先アドレスとアドレス記憶手段に記憶されているアドレスと比較してアイドル命令であるか否かを判定する判定手段と、を具備するように構成するものである。

【0011】このように構成することにより、アイドル命令列を制御するため、無条件分岐命令を検出し、アイドル命令列の先頭アドレスを一時記憶し、アイドル命令列に続く命令が無条件分岐命令であると判断されるとき、無条件分岐命令の分岐先アドレスとアドレス記憶手段に記憶されているアドレスとを比較してアイドル命令であるか否かを判定して、部品点数を削減して消費電力

の低減及びソフトウェアの開発工数の削減ができるようにすることができる。

【0012】本発明の基地局用通信装置は、低消費電力モードに移行する命令を有するマイクロプロセッサと、マイクロプロセッサの命令列に変換するため、実質的処理を何もしないアイドル命令列を検出するアイドル命令列検出手段と、アイドル命令列と置き換えて低消費電力モードに移行する命令をアイドル命令列内に挿入する命令挿入手段と、を具備するように構成する。

【0013】このように構成することにより、基地局において低消費電力モードに移行する命令を有するマイクロプロセッサの命令列に変換するため、実質的処理を何もしないアイドル命令列を検出し、アイドル命令列と置き換えて低消費電力モードに移行する命令をアイドル命令列内に挿入して、部品点数を削減することにより消費電力の低減及びソフトウェアの開発工数の削減ができるようにすることができる。

【0014】本発明の基地局用通信装置は、アイドル命令列検出手段に、一つの命令を繰り返して実行する命令を検出する第1命令検出手段と、実質的処理を何もしないアイドル命令列を検出する第2命令検出手段と、を具備するように構成する。

【0015】このように構成することにより、基地局においてアイドル命令列の検出をするため、一つの命令を繰り返して実行する命令を検出し、実質的処理を何もしないアイドル命令列を検出して、部品点数を削減することにより消費電力の低減及びソフトウェアの開発工数の削減ができるようにすることができる。

【0016】本発明の基地局用通信装置は、アイドル命令列制御手段に、無条件分岐命令を検出する第3命令検出手段と、アイドル命令列の先頭アドレスを一時記憶するアドレス記憶手段と、アイドル命令列に続く命令が無条件分岐命令であると判断するとき、無条件分岐命令の分岐先アドレスとアドレス記憶手段に記憶されているアドレスと比較してアイドル命令であるか否かを判定する判定手段と、を具備するように構成するものである。

【0017】このように構成することにより、基地局においてアイドル命令列を制御するため、無条件分岐命令を検出し、アイドル命令列の先頭アドレスを一時記憶し、アイドル命令列に続く命令が無条件分岐命令であると判断されるとき、無条件分岐命令の分岐先アドレスとアドレス記憶手段に記憶されているアドレスとを比較してアイドル命令であるか否かを判定して、部品点数を削減して消費電力の低減及びソフトウェアの開発工数の削減ができるようにすることができる。

【0018】本発明の移動局用通信装置は、低消費電力モードに移行する命令を有するマイクロプロセッサと、マイクロプロセッサの命令列に変換するため、実質的処理を何もしないアイドル命令列を検出するアイドル命令列検出手段と、アイドル命令列と置き換えて低消費電力

モードに移行する命令をアイドル命令列内に挿入する命令挿入手段と、を具備するように構成する。

【0019】このように構成することにより、移動局において低消費電力モードに移行する命令を有するマイクロプロセッサの命令列に変換するため、実質的処理を何もしないアイドル命令列を検出し、アイドル命令列と置き換えて低消費電力モードに移行する命令をアイドル命令列内に挿入して、部品点数を削減することにより消費電力の低減及びソフトウェアの開発工数の削減ができるようにすることができる。

【0020】本発明の移動局用通信装置は、アイドル命令列検出手段に、一つの命令を繰り返して実行する命令を検出する第1命令検出手段と、実質的処理を何もしないアイドル命令列を検出する第2命令検出手段と、を具備するように構成する。

【0021】このように構成することにより、移動局においてアイドル命令列の検出をするため、一つの命令を繰り返して実行する命令を検出し、実質的処理を何もしないアイドル命令列を検出して、部品点数を削減することにより消費電力の低減及びソフトウェアの開発工数の削減ができるようにすることができる。

【0022】本発明の移動局用通信装置は、アイドル命令列制御手段に、無条件分岐命令を検出する第3命令検出手段と、アイドル命令列の先頭アドレスを一時記憶するアドレス記憶手段と、アイドル命令列に続く命令が無条件分岐命令であると判断するとき、無条件分岐命令の分岐先アドレスとアドレス記憶手段に記憶されているアドレスと比較してアイドル命令であるか否かを判定する判定手段と、を具備するように構成するものである。

【0023】このように構成することにより、移動局においてアイドル命令列を制御するため、無条件分岐命令を検出し、アイドル命令列の先頭アドレスを一時記憶し、アイドル命令列に続く命令が無条件分岐命令であると判断されるとき、無条件分岐命令の分岐先アドレスとアドレス記憶手段に記憶されているアドレスとを比較してアイドル命令であるか否かを判定して、部品点数を削減して消費電力の低減及びソフトウェアの開発工数の削減ができるようにすることができる。

【0024】本発明の通信方法は、低消費電力モードに移行する命令を有する命令列に変換するため、一つの命令を繰り返して実行する命令を検出する工程と、実質的処理を何もしないアイドル命令列を検出する工程と、アイドル命令列と置き換えて低消費電力モードに移行する命令をアイドル命令列内に挿入する工程と、無条件分岐命令を検出する工程と、アイドル命令列の先頭アドレスを一時記憶する工程と、アイドル命令列に続く命令が無条件分岐命令であると判断するとき、無条件分岐命令の分岐先アドレスと記憶されているアドレスとを比較してアイドル命令であるか否かを判定する工程と、を具備するように構成する。

【0025】このように構成することにより、低消費電力モードに移行する命令を有する命令列に変換するため、一つの命令を繰り返して実行する命令を検出し、実質的処理を何もしないアイドル命令列を検出し、アイドル命令列と置き換えて低消費電力モードに移行する命令をアイドル命令列内に挿入し、無条件分岐命令を検出し、アイドル命令列の先頭アドレスを一時記憶し、アイドル命令列に続く命令が無条件分岐命令であると判断するとき、無条件分岐命令の分岐先アドレスと記憶されているアドレスとを比較してアイドル命令であるか否かを判定して、部品点数を削減して消費電力の低減及びソフトウェアの開発工数の削減ができるようにすることができる。

【0026】

【発明の実施の形態】本発明の主眼は、諸費電力の削減及びソフトウェアの開発工数を削減することができるようにすることにある。

【0027】(実施の形態1)以下、本発明の実施の形態について、図を用いて説明する。図1は本発明の実施の形態1における通信装置のブロック図である。

【0028】同図において、通信装置には、命令変換装置1が備えられており、マイクロプロセッサ装置(図示しない)の命令列を入力して、後述するアイドル命令列が検出された場合に低消費電力モードに移行する命令を含む命令列からなる信号を出力するようになっている。

【0029】アイドル命令検出手段は、リピート命令検出部(命令検出手段)とNOP命令検出手段(第1命令検出手段)とから構成されるようになっている。リピート命令検出部(命令検出手段)は、命令変換装置1に入力された命令列を、順に解析してリピート命令に対応する信号を検出するようになっている。NOP命令検出手段(第1命令検出手段)は、実質的に何も処理をしない命令を検出するようになっている。

【0030】スリープ命令挿入部(命令挿入手段)は、アイドル命令列と置き換えて低消費電力モードに移行する命令をアイドル命令列内に挿入するようになっている。なお、スリープ命令は、マイクロプロセッサ装置に供給されるクロック信号を停止することを指示する。

【0031】図2は図1における命令変換装置1の入出力命令列を例示する図である。入力命令列1のアドレス「n」の命令「repeat」は、その次のアドレスの命令を連続して繰り返すことをマイクロプロセッサ装置(図示しない)に指示する命令である。入力命令列6においては、次のアドレス「n+1」の実質的処理をなにもしないNOP命令を繰り返して実行することになる。このため、この「repeat」と「NOP」からなる命令列は、低消費電力モードに移行することが可能なアイドル命令列からなる。

【0032】実施の形態1における動作を図1及び図2に基づいて説明する。まず、(1)命令変換装置1に

は、入力命令列6の命令が、アドレス「 $n-2$ 」の命令 inst(0)から順にリピート命令検出部2に入力されている。

【0033】(2) アドレス「 n 」のリピート命令「repeat」が入力されると、リピート命令検出部2において、リピート命令を検出することをNOP命令検出部3に通知する。

【0034】(3) NOP命令検出部3は、リピート命令に続く、アドレス「 $n+1$ 」の命令がNOP命令であるか否かを判定する。入力命令列6では、当該命令がNOP命令であるので、NOP命令が検出されたことを示す信号を出力する。

【0035】(4) アイドル命令列検出部3は、(2)、(3)により、アイドル命令列が検出されたと判断して、スリープ命令挿入部5にアイドル命令列の先頭アドレスとしてアドレス「 n 」を通知する。

【0036】(5) スリープ命令挿入部5は、入力命令列6のアドレス「 n 」の位置に低消費電力モードに移行する命令としてのスリープ命令「sleep」を挿入した出力命令列7を出力する。

【0037】以上に説明したように、命令変換装置1は入力命令列6の中から低消費電力モードに移行可能なアイドル命令列(リピート命令とNOP命令から構成されるアイドル命令列)を検出して、その前に低消費電力モードに移行する命令としてのスリープ命令を挿入した出力命令列7を出力することができる。

【0038】本実施の形態1では、命令列変換装置の出力する命令列をマイクロプロセッサ装置で実行させるようにすれば、マイクロプロセッサ装置のハードウェアに実行中のアイドル命令列を検出するための複雑な回路を必要とすることなく低消費電力モードを実現することができるようになる。これにより、ハードウェアの部品点数を削減するだけでなく、ソフトウェアの開発コストも削減することができ、かつ低コストで低消費電力化を図ることが可能になる。

【0039】(実施の形態2)図3は本発明の実施の形態2における命令変換装置の構成例を示す図である。実施の形態1と異なる点は、図1におけるリピート命令検出部(リピート命令検出手段)2の代わりに、ループ命令を検出するループ命令検出部(ループ命令検出手段)8から構成されるようになっていている点である。

【0040】図3には、アイドル命令検出部(アイドル命令検出手段)4Aは、ループ命令検出部8と、NOP命令検出部3から構成されるようになっていている。

【0041】図4は、命令変換装置1Aの入出力命令列を例示するものである。入力命令列9は、命令変換装置1への入力命令列を示すものである。出力命令列10は、命令変換装置1Aからの出力命令列を例示したものである。入力命令列9のアドレス「 n 」の「LOOP3M」は、その次に続く3個の命令からなる命令列を連続

してM個だけ繰り返すことをマイクロプロセッサ(図示しない)に指示するループ命令である。

【0042】入力命令列9においては、次のアドレス「 $n+1$ 」から「 $n+3$ 」までの実質的な処理を何もしないNOP命令を繰り返し実行することになる。このため、「LOOP3M」と「NOP」からなる命令列は、繰り返し回数Mが十分に大きな値であれば、低消費電力モードに移行することが可能なアイドル命令列となる。

【0043】実施の形態2における動作を図3及び図4に基づいて説明する。まず、(1)命令変換装置1Aには、入力命令列9の命令が、アドレス「 $n-2$ 」の命令 inst(0)から順にループ命令検出部8に入力されている。

【0044】(2) アドレス「 n 」のループ命令「LOOP3M」が入力されると、ループ命令検出部8において、ループ命令を検出することをNOP命令検出部3に通知する。

【0045】(3) NOP命令検出部3は、ループ命令に続く、アドレス「 $n+1$ 」の命令がNOP命令であるか否かを判定する。入力命令列9では、当該命令がNOP命令であるので、NOP命令が検出されたことを示す信号を出力する。

【0046】(4) アイドル命令列検出部4Aは、(2)、(3)により、アイドル命令列が検出されたと判断して、スリープ命令挿入部5にアイドル命令列の先頭アドレスとしてアドレス「 n 」を通知する。

【0047】(5) スリープ命令挿入部5は、入力命令列9のアドレス「 n 」の位置に低消費電力モードに移行する命令としてのスリープ命令「sleep」を挿入した出力命令列10を出力する。

【0048】以上に説明したように、命令変換装置1Aは入力命令列9の中から低消費電力モードに移行可能なアイドル命令列(リピート命令とNOP命令から構成されるアイドル命令列)を検出して、その前に低消費電力モードに移行する命令としてのスリープ命令を挿入した出力命令列10を出力することができる。

【0049】本実施の形態2では、命令列変換装置の出力する命令列をマイクロプロセッサ装置で実行させるようにすれば、マイクロプロセッサ装置のハードウェアに実行中のアイドル命令列を検出するための複雑な回路を必要とすることなく低消費電力モードを実現することができるようになる。これにより、ハードウェアの部品点数を削減するだけでなく、ソフトウェアの開発コストも削減することができ、かつ低コストで低消費電力化を図ることが可能になる。

【0050】(実施の形態3)図5は本発明の実施の形態3における命令変換装置の構成例を示す図である。実施の形態2と異なる点は、図3におけるNOP命令検出部(NOP命令検出手段)3の代わりに、NOP命令列を検出するNOP命令列検出部(NOP命令列検出手段)1

1から構成されるようになっている点である。

【0051】図5には、アイドル命令検出部(アイドル命令検出手段)4Bは、ループ命令検出部8と、NOP命令列検出部11から構成されるようになっている。

【0052】図6は、命令変換装置1Bの入出力命令列を例示するものである。入力命令列12は、命令変換装置1Bへの入力命令列を示すものである。出力命令列13は、命令変換装置1Bからの出力命令列を例示したものである。入力命令列12のアドレス「n」の「LOOP3M」は、その次に続く3個の命令からなる命令列を連続してM個だけ繰り返すことをマイクロプロセッサ(図示しない)に指示するループ命令である。

【0053】入力命令列12においては、次のアドレス「n+1」から「n+3」までの実質的な処理を何もしないNOP命令を繰り返し実行することになる。このため、「LOOP3M」と「NOP」からなる命令列は、繰り返し回数Mが十分に大きな値であれば、低消費電力モードに移行することが可能なアイドル命令列となる。

【0054】実施の形態3における動作を図5及び図6に基づいて説明する。まず、(1)命令変換装置1Bには、入力命令列12の命令が、アドレス「n-2」の命令inst(0)から順にループ命令検出部8に入力されていく。

【0055】(2)アドレス「n」のループ命令「LOOP3M」が入力されると、ループ命令検出部8において、ループ命令を検出することをNOP命令列検出部11に通知する。

【0056】(3)NOP命令列検出部11は、ループ命令に続く、アドレス「n+1」の命令がNOP命令であるか否かを判定する。入力命令列12では、当該命令がNOP命令であるので、NOP命令が検出されたことを示す信号を出力する。

【0057】(4)アイドル命令列検出部4Bは、(2)、(3)により、アイドル命令列が検出されたと判断して、スリープ命令挿入部5にアイドル命令列の先頭アドレスとしてアドレス「n」を通知する。

【0058】(5)スリープ命令挿入部5は、入力命令列9のアドレス「n」の位置に低消費電力モードに移行する命令としてのスリープ命令「sleep」を挿入した出力命令列13を出力する。

【0059】以上に説明したように、命令変換装置1Bは入力命令列12の中から低消費電力モードに移行可能なアイドル命令列(リピート命令とNOP命令から構成されるアイドル命令列)を検出して、その前に低消費電力モードに移行する命令としてのスリープ命令を挿入した出力命令列13を出力することができる。

【0060】本実施の形態3では、命令列変換装置の出力する命令列をマイクロプロセッサ装置で実行させるようにすれば、マイクロプロセッサ装置のハードウェアに実行中のアイドル命令列を検出するための複雑な回路を

必要とすることなく低消費電力モードを実現することができるようになる。これにより、ハードウェアの部品点数を削減するだけでなく、ソフトウェアの開発コストも削減することができ、かつ低コストで低消費電力化を図ることが可能になる。

【0061】(実施の形態4)図7は本発明の実施の形態4における命令変換装置の構成例を示す図である。実施の形態3と異なる点は、アイドル命令列検出部(アイドル命令列検出手段)4CにNOP命令列検出部11、アドレス記憶部及び無条件分岐命令検出部15から構成されるようになっていることである。

【0062】図7には、アイドル命令検出部(アイドル命令検出手段)4Bは、ループ命令検出部8と、NOP命令列検出部11から構成されるようになっている。

【0063】図8は、命令変換装置1Cの入出力命令列を例示するものである。入力命令列16は、命令変換装置1Cへの入力命令列を示すものである。出力命令列17は、命令変換装置1Cからの出力命令列を例示したものである。入力命令列16のアドレス「n+3」の命令「JUMPn」は、無条件でアドレス「n」に分岐することをマイクロプロセッサに指示する無条件分岐命令である。

【0064】入力命令列16は、アドレス「n」からその次に続く3個の命令からなる命令列の次のアドレス「n+3」にこの無条件分岐命令があり、かつ分岐先アドレス「n」はNOP命令列の先頭アドレスであるので、アドレス「n」から「n+2」までの実質的な処理は何もしないNOP命令を繰り返して実行することになる。このため、「JUMPn」と「NOP」からなる命令列は、繰り返し回数Mが十分に大きな値であれば、低消費電力モードに移行することが可能なアイドル命令列となる。

【0065】実施の形態4における動作を図7及び図8に基づいて説明する。まず、(1)命令変換装置1Cには、入力命令列16の命令が、アドレス「n-2」の命令inst(0)から順にNOP命令検出部11に入力されていく。

【0066】(2)アドレス「n」のNOP命令が入力されると、NOP命令検出部11において、NOP命令を検出することを無条件分岐命令検出部15に通知する。

【0067】(3)アドレス記憶部14は、そのアドレス「n」をNOP命令列の先頭アドレスとして一時記憶する。

【0068】(4)アドレス「n+1」のNOP命令が入力されると、NOP命令列検出部11は、NOP命令が検出されたことをアドレス記憶部14と無条件分岐命令検出部15に通知する。

【0069】(5)アドレス「n+2」のNOP命令が入力されると、NOP命令列検出部11は、NOP命令

が連続して検出されたことを無条件分岐命令検出部15に通知する。

【0070】(6) アドレス「 $n+3$ 」の命令「JUMP n 」が入力されると、NOP命令列検出部11は、NOP命令列が終了したことを示す信号を無条件分岐命令検出部15に通知する。

【0071】(7) 無条件分岐命令検出部15は、NOP命令列に続くアドレス「 $n+3$ 」の命令が無条件分岐命令であるか否かを判定する。

【0072】(8) アイドル命令列検出部4は、(2)～(7)によりアイドル命令列が検出されたと判断して、スリープ命令挿入部5にアイドル命令列の先頭アドレスとしてアドレス「 n 」を通知する。

【0073】(9) スリープ命令挿入部5は、入力命令列16のアドレス「 n 」の位置に低消費電力モードに移行する命令としてスリープ命令を挿入した出力命令列17を出力する。

【0074】以上に説明したように、命令変換装置1Cは入力命令列16の中から低消費電力モードに移行可能なアイドル命令列(リヒート命令とNOP命令から構成されるアイドル命令列)を検出して、その前に低消費電力モードに移行する命令としてのスリープ命令を挿入した出力命令列17を出力することができる。

【0075】本実施の形態4では、命令列変換装置の出力する命令列をマイクロプロセッサ装置で実行させるようにすれば、マイクロプロセッサ装置のハードウェアに実行中のアイドル命令列を検出するための複雑な回路を必要とすることなく低消費電力モードを実現することができるようになる。これにより、ハードウェアの部品点数を削減するだけでなく、ソフトウェアの開発コストも削減することができ、かつ低コストで低消費電力化を図ることが可能になる。

【0076】(実施の形態5) 本実施の形態5では、図7に示す命令列変換装置1Cを用いて、入力命令列18、出力命令列19を出力することができる。この実施の形態5では、命令列変換装置1Cにおいては、入力命令列18の中から低消費電力モードに移行可能なアイドル命令列を検出して、その前に低消費電力モードに移行する命令としてのスリープ命令を挿入した出力命令列19を出力することができる。

【0077】本実施の形態5においては、ディレイスロットが一命令である場合を例示しているが、これに限定するものではなく、複数のディレイスロットを有する遅延分岐の場合に、例えばNOP命令列検出部11が、複数のディレイスロット全ての命令がNOP命令であることを検出するようにすればよい。

【0078】マイクロプロセッサ装置のプログラム開発者は、本実施の形態における命令変換装置を利用することにより、低消費電力モードに移行するためのタイミングを考慮したり、プログラムの該当個所にスリープ命令

を記述したりする必要がなくなり、プログラム開発工数を削減することができる。

【0079】(DSPの構成例) 以下に、これまで説明してきた命令変換装置1～1Cが出力する命令列を実行するDSPの例を説明する。図10及び図11は無線移動局装置のベースバンド信号処理部におけるDSPの例であり、図12及び図13は無線基地局装置のベースバンド信号処理部におけるDSPの例である。

【0080】図10において、DSP20は無線移動局装置21のベースバンド信号処理部22内のタイミング制御部20a、誤り訂正復号部20b、誤り訂正符号化部20c及び音声コーデック部20dを構成する。

【0081】図11は図10とDSP20の構成が同一であり、ベースバンド信号処理部22Aの変復調部の構成が異なる無線移動局装置21Aである。

【0082】図12において、DSP23は無線基地局装置24のベースバンド信号処理部25内のタイミング制御部23a、誤り訂正復号部23b及び誤り訂正符号化部23cを構成する。

【0083】図13は図12とDSP23の構成が同一であり、ベースバンド信号処理部25Aの変復調部の構成が異なる無線基地局装置24Aである。

【0084】以上に説明したDSP20、23を用いることにより、マイクロプロセッサ装置のプログラム開発者は、命令変換装置1～1Cを利用することにより、低消費電力モードに移行するためのタイミングを考慮したり、プログラムの該当個所にスリープ命令を記述したりする必要がなくなり、プログラム開発工数を削減することが可能になる。

【0085】これまでの説明から明らかなように、本発明の命令変換装置1～1Cとその利用装置21、21A、24、24Aは、複雑な回路やマイクロプロセッサを搭載することなく、またマイクロプロセッサを低消費電力モードに移行できるか否かを判定するための電力消費もなしに、低消費電力モードに移行するためのプログラム開発工数を削減することができる。

【0086】

【発明の効果】以上に説明したように本発明によれば、消費電力の削減及びソフトウェアの開発工数を削減することができる通信装置及びその方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における構成を示すブロック図

【図2】図1における入出力命令列を示す図

【図3】本発明の実施の形態2における構成を示すブロック図

【図4】図1における入出力命令列を示す図

【図5】本発明の実施の形態3における構成を示すブロック図

【図6】図5における入出力命令列を示す図

【図7】本発明の実施の形態4における構成を示すブロック図

【図8】命令変換装置1Cの入出力命令列を示す図

【図9】入出力命令列を示す図

【図10】DSPの利用例を示すブロック図

【図11】DSPの利用例を示すブロック図

【図12】DSPの利用例を示すブロック図

【図13】DSPの利用例を示すブロック図

【符号の説明】

1, 1A, 1B, 1C 命令変換装置

2 リピート命令検出部（リピート命令検出手段）

3 NOP命令検出部（NOP命令検出手段）

4 アイドル命令列検出部（アイドル命令列検出手段）

5 スリープ命令挿入部

6, 9, 12, 16, 18 入力命令列

7, 10, 13, 17, 19 出力命令列

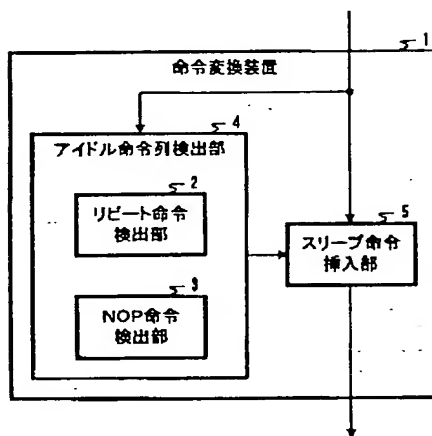
8 ループ命令検出部（ループ命令検出手段）

11 NOP命令列検出部（NOP命令列検出手段）

14 アドレス記憶部（アドレス記憶手段）

15 無条件分岐命令検出部（無条件分岐命令検出手段）

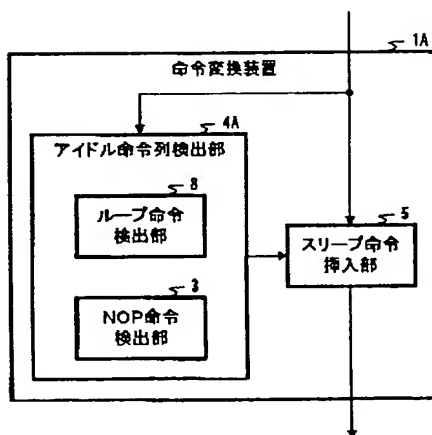
【図1】



【図2】

入力命令列		出力命令列	
アドレス	命令	アドレス	命令
n-2	inst(0)	n-2	inst(0)
n-1	inst(1)	n-1	inst(1)
n	repeat	n	sleep
n+1	nop	n+1	repeat
n+2	inst(2)	n+2	nop
n+3	inst(3)	n+3	inst(2)
n+4	inst(4)	n+4	inst(3)
		n+5	inst(4)

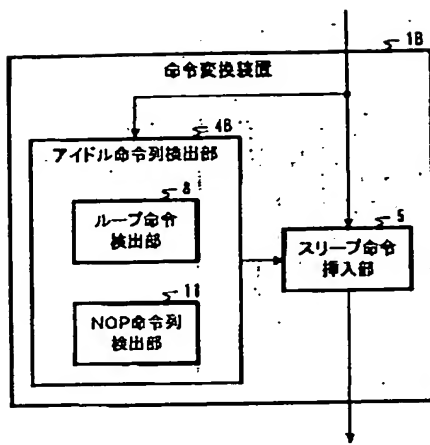
【図3】



【図4】

入力命令列		出力命令列	
アドレス	命令	アドレス	命令
n-2	inst(0)	n-2	inst(0)
n-1	inst(1)	n-1	inst(1)
n	LOOP 3W	n	sleep
n+1	nop	n+1	LOOP 3W
n+2	nop	n+2	nop
n+3	nop	n+3	nop
n+4	inst(2)	n+4	nop
		n+5	inst(2)

【図5】



【図6】

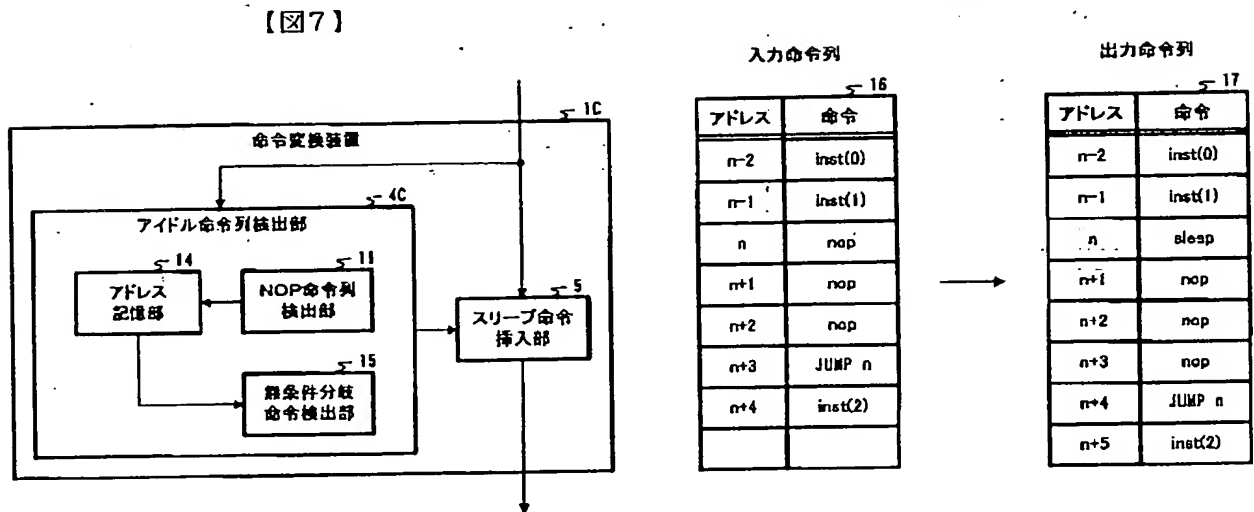
入力命令列

アドレス	命令
n-2	inst(0)
n-1	inst(1)
n	LOOP 3M
n+1	nop
n+2	nop
n+3	nop
n+4	inst(2)

出力命令列

アドレス	命令
n-2	inst(0)
n-1	inst(1)
n	sleep
n+1	LOOP 3M
n+2	nop
n+3	nop
n+4	nop
n+5	inst(2)

【図8】



【図9】

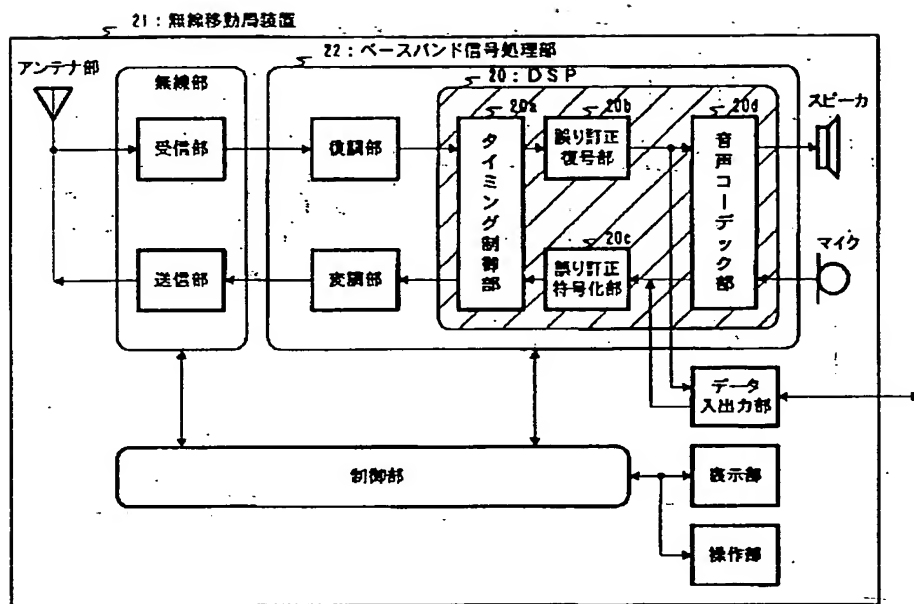
入力命令列

アドレス	命令
n-2	inst(0)
n-1	inst(1)
n	nop
n+1	nop
n+2	nop
n+3	JUMP n
n+4	nop

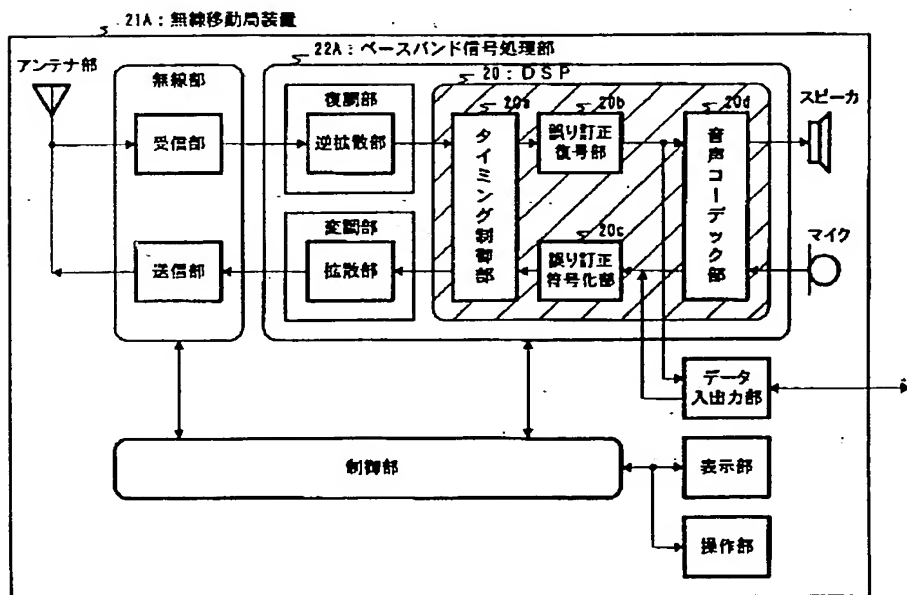
出力命令列

アドレス	命令
n-2	inst(0)
n-1	inst(1)
n	sleep
n+1	nop
n+2	nop
n+3	nop
n+4	JUMP n
n+5	nop

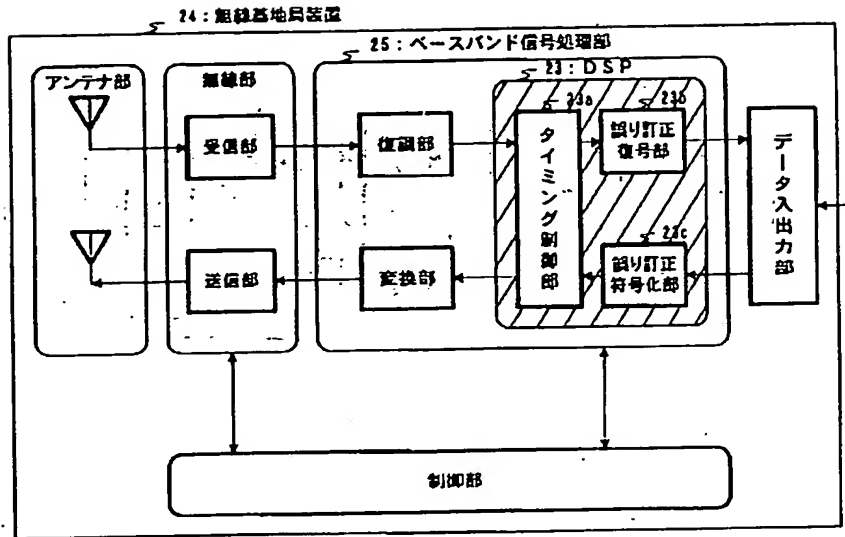
【図10】



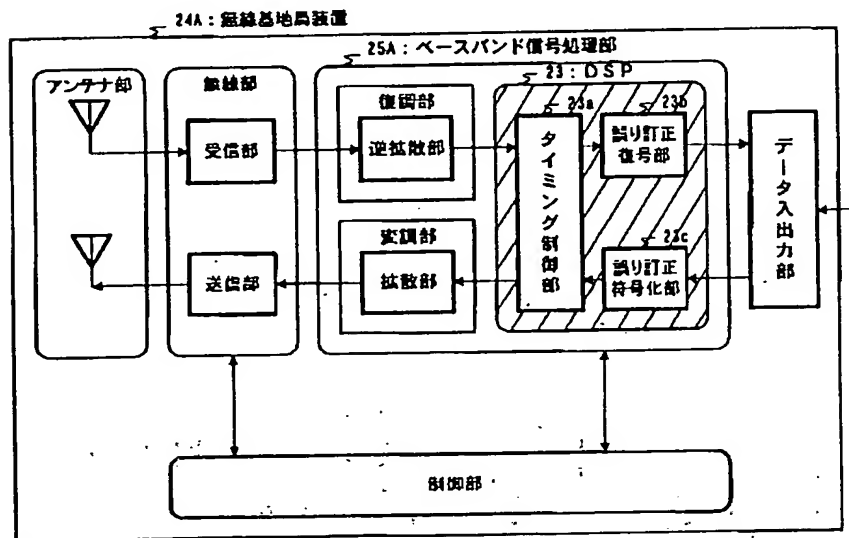
【图 1 1】



【図12】



【図13】



THIS PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)